



Universidad  
de Alcalá

# GUÍA DOCENTE

## Arquitectura de Computadores

**Grado en Ingeniería en  
Tecnologías de la Telecomunicación  
Universidad de Alcalá**

---

**Curso Académico 2016/17**

**3º Curso – Quinto Cuatrimestre**

# GUÍA DOCENTE

Nombre de la asignatura:	<b>Arquitectura de Computadores</b>
Código:	<b>350020</b>
Titulación en la que se imparte:	<b>Grado en Ingeniería en Tecnologías de la Telecomunicación</b>
Departamento y Área de Conocimiento:	<b>Automática. Arquitectura y Tecnología de Computadores</b>
Carácter:	<b>Obligatoria</b>
Créditos ECTS:	<b>6</b>
Curso y cuatrimestre:	<b>Tercer curso, quinto cuatrimestre</b>
Profesorado:	Rafael Rico López Virginia Escuder Cabañas
Horario de Tutoría:	Se indicará el primer día de clase
Idioma en el que se imparte:	Español

## 1.a. PRESENTACIÓN

En la asignatura de Arquitectura de Computadores se pretende capacitar al alumno para entender el funcionamiento de los sistemas de procesamiento de la información. Con este fin se aborda la arquitectura y organización básica de un computador de propósito general, siendo éste el elemento más representativo de estos sistemas.

Para el correcto aprovechamiento de la asignatura, es necesario que el alumno haya adquirido las competencias contenidas en otras asignaturas previas como (pero no limitado a) Electrónica Digital y Sistemas Electrónicos Digitales. Específicamente en el diseño y análisis de sistemas combinacionales y secuenciales, aritmética binaria y programación y funcionamiento de microprocesadores.

El proceso de enseñanza-aprendizaje seguirá el modelo clásico de estudio de arquitectura de computadores, analizando un computador desde sus bloques funcionales además de considerar los aspectos más relevantes de los repertorios de instrucciones.

El método de impartición dividirá los contenidos en atención a los bloques que forman un computador según la arquitectura de Von Neumann.

En todos los temas se desarrollarán contenidos teóricos y prácticos. Los contenidos prácticos consistirán en el resolución de problemas y actividades como desarrollo de programas en los distintos repertorios de instrucciones estudiados, análisis de configuraciones de sumadores, implementación de microprogramas, etc., que podrán llevarse a cabo mediante herramientas de simulación *hardware* y ensambladores diversos, según su disponibilidad.

## 1.b COURSE SUMMARY

Computer Architecture is an compulsory 6 ECTS course offered in the first semester of the third year the Engineering Degrees on Telecommunication Technologies. The main objective is to provide a vision of the organizational aspects of Computers: how hardware elements are combined and synchronized to execute programs, always considering and quantifying performance aspects. The main topics covered are: Von-Neumann and Harvard Architectures overview, Data path and ALU implementation, acceleration and optimization, Instruction Set Architectures for CISC and RISC machines, Fine grain parallelism (pipelining), Memory hierarchy (Cache) and Performance, and I/O.

## 2. COMPETENCIAS

### Competencias Genéricas

Esta asignatura contribuye a adquirir las siguientes competencias genéricas definidas en el apartado 3 del Anexo de la Orden CIN/352/2009:

<b>código</b>	<b>Competencias que deben adquirirse</b>
TR2	Conocimiento de materias básicas y tecnologías, que le capacite para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.
TR3	Capacidad de resolver problemas con iniciativa, toma de decisiones, creatividad, y de comunicar y transmitir conocimientos, habilidades y destrezas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico de Telecomunicación.
TR4	Conocimientos para la realización de mediciones, cálculos, valoraciones, tasaciones, peritaciones, estudios, informes, planificación de tareas y otros trabajos análogos en su ámbito específico de la telecomunicación.
TR8	Capacidad de trabajar en un grupo multidisciplinar y en un entorno multilingüe y de comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.

Igualmente contribuye a adquirir las siguientes competencias transversales definidas por la Unidad Técnica de Calidad (UTC) de la UAH:

<b>código</b>	<b>Competencias que deben adquirirse</b>
TRU1	Capacidad de análisis y síntesis
TRU2	Comunicación oral y escrita.
TRU3	Capacidad de gestión de la información.
TRU4	Aprendizaje autónomo.
TRU5	Trabajo en equipo.

## Competencias de Carácter Profesional

De los Módulos de formación básica (CB) y común a la rama de telecomunicación (CT):

código	Competencias que deben adquirirse
CTE1	Capacidad de construir, explotar y gestionar las redes, servicios, procesos y aplicaciones de telecomunicaciones, entendidas éstas como sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los servicios telemáticos.
CTE4	Capacidad de describir, programar, validar y optimizar protocolos e interfaces de comunicación en los diferentes niveles de una arquitectura de redes.

## Resultados de aprendizaje

código	Resultados de aprendizaje
RA1	Identificar y distinguir los diferentes sistemas de codificación usados en un computador. Categorizar y comparar los diferentes operadores de un computador. Conocer las estructuras de sumadores y aceleradores binarios obteniendo estimaciones teóricas de su rendimiento y coste y comprobar experimentalmente dichos cálculos teóricos. . Diseñar sumadores óptimos a partir de módulos básicos de sumadores y aceleradores, desarrollando el concepto de escalabilidad. Distinguir y criticar las diferentes implementaciones de multiplicadores y divisores así como para describir su modo de funcionamiento.
RA2	Saber categorizar las diferentes operaciones y modos de direccionamiento de los repertorios de instrucciones. Capacidad de identificar las características de los repertorios de instrucciones así como el impacto que tienen en el rendimiento de un computador. Capacidad para valorar las diferentes técnicas de codificación de instrucciones. Capacidad de diseñar la codificación de un repertorio según unos criterios establecidos. Capacidad para discutir el impacto de la codificación de los repertorios sobre la compatibilidad binaria.
RA3	Saber orquestar los componentes de un computador para que ejecuten correctamente una instrucción sobre una determinada implementación. Extraer los cronogramas de ejecución de operaciones computacionales sobre una arquitectura dada. Describir un procesamiento encauzado, calcular su rendimiento, saber en qué consisten los “parones” y las pérdidas de ciclos y cuáles son las técnicas que se aplican para mitigar sus efectos.
RA4	Explicar qué ventajas introduce la jerarquía de niveles de un sistema de memoria en el rendimiento final y a qué son debidas. Identificar los elementos que conforman un sistema de memoria caché y las diferentes políticas que se pueden implementar en su diseño. Calcular el rendimiento de cada implementación de caché. Argumentar las ventajas e inconvenientes de las diferentes opciones de diseño.

RA5	Describir el espacio de diseño de un sistema de entrada/salida y cómo afecta al rendimiento final de los dispositivos periféricos y del sistema completo. Exponer los diferentes sistemas de almacenamiento masivo y discutir sus características.
RA6	Utilizar los lenguajes y herramientas de simulación disponibles para comprobar las hipótesis de funcionamiento de los elementos del computador estudiados

### 3. CONTENIDOS

#### Contenidos de teoría:

- **La ruta de datos**
  - Codificación, operadores y velocidad del reloj
  - El sumador
  - Aceleración de la suma entera
  - Operación de multiplicación
  - Operación de división
  
- **El repertorio de instrucciones**
  - Operaciones y tipos de instrucciones
  - Modos de direccionamiento
  - Codificación de las instrucciones
  - Frecuencia de uso
  - Compilación y compatibilidad binaria
  
- **La unidad de control**
  - Operaciones elementales
  - El cronograma de ejecución de una instrucción
  - Microprogramación
  - Segmentación
  
- **La jerarquía de memoria**
  - Concepto de jerarquía de memoria
  - Memoria caché
  - Rendimiento de la memoria caché
  
- **Sistemas de entrada/salida**
  - Sincronización
  - Almacenamiento masivo

#### Contenidos de laboratorio:

- **Simulación de estructuras de sumadores**
  - Lenguaje de simulación VHDL.
  - Estructuras básicas de sumadores y aceleradores. Escalabilidad.
  - Análisis y simulación de diseños heterogéneos. Cálculo de aceleración.
- **Segmentación de cauce**
  - Ejecución segmentada en DLX. Enteros y coma flotante.
  - Técnicas de salto: predicción y salto retardado. Rendimiento.
  - Adelantamiento de operandos. Rendimiento.

### Cronograma

Unidades temáticas	Temas	Total horas, clases, créditos o tiempo de dedicación
La ruta de datos	• Tema 1	• 6 h
El repertorio de instrucciones	• Tema 2	• 5 h
La unidad de control	• Tema 3	• 6 h
La jerarquía de memoria	• Tema 4	• 6 h
Sistemas de entrada/salida	• Tema 5	• 5 h

### 4. METODOLOGÍAS DE ENSEÑANZA-APRENDIZAJE.- ACTIVIDADES FORMATIVAS

Las actividades formativas comprenden 6 créditos ECTS. En el proceso de enseñanza-aprendizaje de los contenidos se emplearán las siguientes actividades formativas:

- Clases Teóricas.
- Clases Prácticas: resolución de problemas.
- Clases Prácticas: actividades de laboratorio.
- Tutorías individuales y/o grupales.

Además se podrán utilizar, entre otras, las siguientes actividades formativas:

- Trabajos individuales o en grupo: realización, exposición y debate.
- Asistencia a conferencias, reuniones o discusiones científicas relacionadas con la materia.

Para que el alumno pueda alcanzar las competencias indicadas, las actividades en esta materia se distribuyen de la siguiente manera:

- 3 créditos teóricos, a base de clases magistrales por parte del profesorado y exposición y discusión de casos con los estudiantes.
- 3 créditos prácticos, mediante la resolución de problemas y actividades de laboratorio, en los que el alumno completará su formación para alcanzar las competencias establecidas.

En todos los casos podrán emplearse las Tecnologías de la Información y la Comunicación como apoyo a las actividades formativas (búsqueda de información en Internet, participación en foros y uso de los materiales disponibles en las plataformas de teleformación, etc.).

#### 4.1. Distribución de créditos (especificar en horas)

Número de horas presenciales:	<ul style="list-style-type: none"> <li>• Clases en gran grupo: 28 horas (2 horas x 14 semanas)</li> <li>• Clases en grupo reducido: 26 horas (2 horas x 13 semanas)</li> <li>• Evaluaciones: 4 horas</li> </ul> <p>Total: 58 horas presenciales</p>
Número de horas del trabajo propio del estudiante:	<ul style="list-style-type: none"> <li>• Preparación de las clases, aprendizaje autónomo, preparación de ejercicios, pruebas y prácticas:</li> </ul> <p>Total: 92 horas</p>
Total horas	150 horas

#### 4.2. Estrategias metodológicas, materiales y recursos didácticos

Clases Teóricas (en grupos grandes)	<ul style="list-style-type: none"> <li>• Presentación y/o revisión de conceptos</li> <li>• Presentaciones orales, actividades interactivas y otras actividades.</li> <li>• Asignaciones de lectura. Asignaciones y resolución de problemas en grupo.</li> </ul>
Clases Prácticas (en grupos reducidos)	<ul style="list-style-type: none"> <li>• Presentación y/o revisión de conceptos de carácter eminentemente práctico.</li> <li>• Resolución de problemas en grupo. Desarrollo de prácticas de laboratorio. Implementación y presentación argumentada de las soluciones en equipo utilizando</li> </ul>

	<p>herramientas hardware y software de apoyo al estudio de la materia y futuro desempeño profesional.</p> <ul style="list-style-type: none"> <li>• Discusión de las diferentes soluciones presentadas: contenido y forma.</li> </ul>
Tutorías individuales, grupales y vía web (foro, correo, etc.)	<ul style="list-style-type: none"> <li>• Resolución de dudas</li> <li>• Apoyo al aprendizaje autónomo</li> </ul>

## 5. EVALUACIÓN: Procedimientos, criterios de evaluación y de calificación

La evaluación de la asignatura se realizará de acuerdo con la *Normativa reguladora de los procesos de evaluación de los aprendizajes* aprobada en Consejo de Gobierno de la Universidad de Alcalá de 24 de marzo de 2011, en el Título II, en los artículos 9 (evaluación continua) y 10 (evaluación final).

### PROCEDIMIENTOS

El alumno dispone de dos convocatorias para superar la asignatura: una ordinaria y otra extraordinaria.

### CONVOCATORIA ORDINARIA

En la convocatoria ordinaria el alumno será evaluado mediante el proceso de Evaluación Continua. En situaciones excepcionales, debidamente justificadas, podrá acogerse a un sistema de evaluación mediante Examen Final. Para ello debe solicitarlo por escrito al Director del centro, en las dos primeras semanas de su incorporación, indicando las razones que le impiden seguir el sistema de Evaluación Continua. En este caso, el Director del centro comunicará la resolución en un máximo de 15 días. Si el alumno no recibe respuesta en ese plazo de tiempo, se considera estimada la solicitud.

### CONVOCATORIA EXTRAORDINARIA

La convocatoria extraordinaria consistirá en una prueba similar a la que se plantee en el sistema de evaluación mediante Examen Final. Esta prueba cubrirá tanto los aspectos teóricos como los prácticos explicados en laboratorio.

### CRITERIOS DE EVALUACIÓN:

En atención a los resultados de aprendizaje (RAxx) expuestos anteriormente, la evaluación del alumno se basará en el grado de adquisición de los mismos que demuestre, de acuerdo a los siguientes criterios de evaluación:

CE1	Puede Identificar, distinguir y utilizar adecuadamente los sistemas de codificación de la información de un computador; reconocer los diferentes operadores de un computador; identificar las diferentes implementaciones de sumadores enteros en función del sistema de representación de entrada
-----	--



CE2	<p>Conoce la estructura de los sumadores-aceleradores estudiados, pudiendo determinar sus tiempos y escoger aquél con las características adecuadas según requisitos de coste-rendimiento. Obtiene razonadamente la aceleración de un diseño y propone una mejora dadas ciertas restricciones. Puede obtener el tiempo máximo de estabilización de los bits-resultado en una configuración de sumadores-aceleradores heterogéneos. Es capaz de utilizar las herramientas de simulación para comprobar los tiempos obtenidos teóricamente</p>
CE3	<p>Utiliza los simuladores y programas de las prácticas del laboratorio para construir y escalar sumadores y para demostrar los cálculos teóricos de tiempos de estabilización de sumas y acarreo</p>
CE4	<p>Formula los diferentes pasos que sigue un operador de multiplicación y división para obtener un resultado en función del algoritmo implementado y del sistema de codificación de entrada</p>
CE5	<p>Enumera las características de los repertorios reconociendo tipos de operaciones y modos de direccionamiento; Diseña una codificación coherente para un repertorio según requerimientos preestablecidos; Argumenta el impacto de la (in)compatibilidad binaria</p>
CE6	<p>Explica las ventajas e inconvenientes de cada tipo de repertorio y su adecuación a diferentes problemas computacionales y estima el rendimiento de un repertorio en función de diferentes parámetros</p>
CE7	<p>Especifica la secuencia de operaciones elementales que permiten implementar una instrucción y las señales de control involucradas para una arquitectura dada; realiza los cronogramas de ejecución e identifica las posibilidades de procesamiento concurrente que ofrece una ruta de datos</p>
CE8	<p>Es capaz de definir segmentación así como describir las diferentes implementaciones, sus ventajas e inconvenientes; distingue los diferentes riesgos, identifica las pérdidas de ciclo y los "parones"; aplica correctamente las técnicas que permiten eliminar o mitigar los efectos de los riesgos</p>
CE9	<p>Es capaz de describir los fundamentos de un sistema de jerarquía de memoria así como las implementaciones típicas; es capaz de enumerar los elementos que conforman una memoria caché así como de describir las políticas utilizadas y su impacto sobre el rendimiento</p>
CE10	<p>Obtiene correctamente la traza de accesos a memoria de un programa, su evolución en caché y evalúa su rendimiento para diferentes implementaciones hardware y políticas de las caché</p>
CE11	<p>Conoce las diferentes técnicas de comunicación y sincronización CPU con entrada/salida y es capaz de seleccionar la más adecuada a cada caso; puede medir su efecto sobre el coste-rendimiento; es capaz de distinguir los diferentes sistemas de almacenamiento masivo</p>
CE12	<p>Utiliza correctamente los simuladores y programas de las prácticas del laboratorio para comprobar los efectos de diferentes riesgos en un procesador encauzado, experimentando con instrucciones y algoritmos sencillos</p>

## INSTRUMENTOS DE EVALUACIÓN y CRITERIOS DE CALIFICACIÓN

El seguimiento del trabajo del estudiante en el proceso de Evaluación Continua permite que el profesor conozca el grado de dedicación del estudiante respecto a las distintas Actividades propuestas (An). A su vez, a los estudiantes les sirve para conocer si van alcanzando los objetivos marcados a lo largo del curso y para afianzar y completar los conceptos que está aprendiendo. A este fin se destinará hasta un 10% de la nota.

En la Evaluación Continua se realizarán dos pruebas parciales (PEI) que determinarán entre el 50 y el 60% de la nota final (según el porcentaje dedicado a An) y una prueba final o de conjunto (PEF) de peso 40% de la nota final en la que el alumno deberá mostrar unos conocimientos suficientes de toda la asignatura. Todas las pruebas incluirán contenidos de teoría y de laboratorio.

Los estudiantes que no se presenten a cualquiera de las pruebas parciales (PEI) o no las entreguen tendrán una calificación de 0 puntos correspondiente a la prueba en cuestión.

Tendrán una calificación de “No presentado” aquellos estudiantes que no realicen la prueba final (PEF).

Para los estudiantes que tengan reconocido el derecho a la opción de Examen Final en la Convocatoria Ordinaria y para todos los estudiantes que concurran a la Convocatoria Extraordinaria, se deberá superar un examen final (PEF) que, al igual que el resto de pruebas, incluirá contenidos de teoría y de laboratorio.

Las fechas de todos los exámenes se fijarán en los primeros días del curso.

### TABLA DE EVALUACIÓN CONTINUA ORDINARIA

Competencia	Resultado de Aprendizaje	Criterio de Evaluación	Instrumento de calificación	Peso en la calificación
TR2, TR3, TR4, TR8, TRU1, TRU2, TRU3, TRU4, TRU5, CTE1, CTE4	RA1, RA2, RA6	CE1-CE6	PEI1	25%-30%(*)
	RA3, RA4, RA5, RA6	CE7-CE12	PEI2	25%-30%(*)
	RA1-RA5	CE1-CE12	PEF	40%
	RA1-RA6	CE1-CE12	An	0-10%(*)

(\*)En función de las actividades An que se diseñen se asignará hasta un 10% de la nota en ellas, porcentaje que se descontará en partes iguales de sendas PEIs. Esto se establecerá a principios del curso

### TABLA DE EVALUACIÓN FINAL O EXTRAORDINARIA

Competencia	Resultado de	Criterio de	Instrumento de	Peso en la
-------------	--------------	-------------	----------------	------------

	Aprendizaje	Evaluación	calificación	calificación
TR2, TR3, TR4, TR8, TRU1, TRU2, TRU3, TRU4, CTE1, CTE4	RA1-RA6	CE1-CE12	PEF	100%

### 3. Bibliografía

#### ***Bibliografía básica***

- Fundamentos de los computadores. Pedro de Miguel Anasagasti. Paraninfo, 2004.
- Estructura y diseño de computadores. Interficie circuitería/programación. David A. Patterson y John L. Hennessy. Editorial Reverté, 2000.
- Arquitectura de computadores. Un enfoque cuantitativo. John L. Hennessy y David A. Patterson. Mc Graw Hill, 1993.

#### ***Bibliografía complementaria***

- Organización y arquitectura de computadores. William Stallings. Prentice Hall, 7ª edición, 2006.
- Organización de Computadores. Carl Hamacher, Zvonko Vranesic y Safwat Zaky. McGraw Hill, 2003.
- Estructura de computadores. Javier García, José Mª Angulo e Ignacio Angulo. Paraninfo, 2003.
- Structured Computer Organization. Andrew S. Tanenbaum. Todd Austin Pearson, 6th edition, 2013.
- Arquitectura de computadores. José A. de Frutos y Rafael Rico. Servicio de Publicaciones de la Universidad de Alcalá, 1995.
- Estructura y Tecnología de Computadores: Teoría y Problemas. Carmen

R  
o  
m  
e  
r  
o

T  
e  
r  
n  
e  
r  
o  
.

M  
c